

ANX-PR/CL/001-01
GUÍA DE APRENDIZAJE

ASIGNATURA

Laboratorio de circuitos y sistemas electronicos

CURSO ACADÉMICO - SEMESTRE

2016-17 - Primer semestre

Datos Descriptivos

Nombre de la Asignatura	Laboratorio de circuitos y sistemas electronicos
Titulación	09AN - Master Universitario en Ingenieria de Sistemas Electronicos
Centro responsable de la titulación	Escuela Tecnica Superior de Ingenieros de Telecomunicacion
Semestre/s de impartición	Primer semestre
Módulos	Circuitos y sistemas electronicos
Materias	Circuitos y sistemas electronicos
Carácter	Obligatoria
Código UPM	93000705
Nombre en inglés	Electronic system laboratory

Datos Generales

Créditos	4	Curso	1
Curso Académico	2016-17	Período de impartición	Septiembre-Enero
Idioma de impartición	Castellano	Otros idiomas de impartición	

Requisitos Previos Obligatorios

Asignaturas Previas Requeridas

El plan de estudios Master Universitario en Ingenieria de Sistemas Electronicos no tiene definidas asignaturas previas superadas para esta asignatura.

Otros Requisitos

El plan de estudios Master Universitario en Ingenieria de Sistemas Electronicos no tiene definidos otros requisitos para esta asignatura.

Conocimientos Previos

Asignaturas Previas Recomendadas

El coordinador de la asignatura no ha definido asignaturas previas recomendadas.

Otros Conocimientos Previos Recomendados

Electrónica Digital o equivalente

Conocimientos teóricos básicos de VHDL y FPGAs

Competencias

CE1 - Capacidad para evaluar las ventajas e inconvenientes de las alternativas tecnológicas en el diseño o fabricación de sistemas electrónicos analógicos, digitales, centrales o distribuidos

CE2 - Capacidad para aplicar herramientas, técnicas y metodologías avanzadas de diseño de sistemas o subsistemas electrónicos

CE4 - Capacidad para diseñar un dispositivo, sistema, aplicación o servicio que cumpla unas especificaciones dadas, empleando un enfoque sistémico y multidisciplinar e integrando los módulos y herramientas avanzadas disponibles en el campo de la Ingeniería Electrónica

CE5.3 - Capacidad para diseñar un sistema electrónico digital de complejidad media-alta empleando una plataforma basada en dispositivos programables, empleando un lenguaje de programación o aplicando metodologías, estrategias y herramientas CAD para la integración o el codiseño de componentes hardware y software

Resultados de Aprendizaje

RA136 - Planificar adecuadamente las etapas de desarrollo para un sistema complejo

RA139 - Aprender técnicas para la depuración de sistemas hardware mediante simulación

RA138 - Experimentar el desarrollo de sistemas digitales complejos

RA132 - Comprender la importancia de los sistemas digitales síncronos

RA137 - Emplear herramientas profesionales de síntesis y simulación digital

RA133 - Capacidad de análisis de una especificación

RA134 - Capacidad para abordar todas las fases de desarrollo, hasta la prueba final en una FPGA real

Profesorado

Profesorado

Nombre	Despacho	e-mail	Tutorías
Malagon Marzo, Pedro Jose (Coordinador/a)	B-113	pedro.malagon.marzo@upm.es	
Lopez Martin, Juan Antonio	B-111	juanantonio.lopez@upm.es	

Nota.- Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

Descripción de la Asignatura

La asignatura se plantea sobre la realización de dos prácticas de creciente complejidad, para las cuales los alumnos se agrupan en parejas. A cada pareja se le asigna un turno de asistencia preferente con una duración de 3 horas.

La Práctica I propuesta tiene como objetivo que los alumnos se familiaricen con las herramientas de desarrollo y descubran las particularidades de la especificación de hardware digital mediante lenguajes de alto nivel, ya que es intrínsecamente diferente de la programación software, con la que ya están muy habituados.

En este sentido, se les pide que entreguen las respuestas a las cuestiones suscitadas en los ejercicios de la Práctica I, así como también el código generado para el último ejercicio de la misma, que serán analizados por los profesores para determinar el grado de competencia adquirido. A continuación se reunirá con los alumnos para comentar las dificultades surgidas y corregir deficiencias en los métodos de trabajo y especificación, con el objeto de facilitar el abordaje de la Práctica II.

El objetivo final de la asignatura consiste en la implementación del sistema propuesto en la Práctica II, alcanzando si es posible la realización de pruebas reales en la placa de prototipado. Así pues, el énfasis está más en el desarrollo de las habilidades de especificación, simulación y depuración, y menos en la generación de documentación.

Al término de la asignatura, se pide a los alumnos que entreguen todo el código generado, así como una breve memoria del trabajo realizado en la Práctica II, incluyendo la siguiente información:

- Decisiones tomadas sobre la arquitectura escogida
- Diferencias con el esquema propuesto y justificación - Dificultades encontradas y solución
- Grado de consecución del prototipo final

Temario

1. Realización de la práctica I (guiada). Introducción al lenguaje VHDL, y a las herramientas de síntesis y simulación.
 - 1.1. Niveles de abstracción
 - 1.2. Tipos y subtipos de datos, conversiones
 - 1.3. Constantes, señales y variables, atributos
 - 1.4. Asignaciones, operadores
 - 1.5. Entidades, puertos y 'generics'
 - 1.6. Arquitecturas, sentencias concurrentes
 - 1.7. Procesos y listas de sensibilidad, sentencias secuenciales
 - 1.8. Reutilización de componentes, paquetes y librerías
 - 1.9. Bancos de pruebas. Sentencias 'wait' y 'after'
2. Implementación de la práctica II. Diseño y simulación-verificación de un sistema complejo
 - 2.1. Concepto de código sintetizable, inferencias comunes en la síntesis
 - 2.2. Descripción de máquinas de estados
 - 2.3. Procesos combinatoriales y secuenciales, temporización y simulación, ficheros de restricciones

3. Clases teóricas adicionales sobre errores más comunes en el uso del VHDL
 - 3.1. Listas de sensibilidad incompletas, aparición de 'latches', lazos combinacionales
 - 3.2. Empleo de señales y variables, inicialización de señales, asignación múltiple de señales, etc. Código PR/CL/001

Cronograma

Horas totales: 42 horas

Horas presenciales: 42 horas (40.4%)

Peso total de actividades de evaluación continua:
100%

Peso total de actividades de evaluación sólo prueba final:
100%

Semana	Actividad Presencial en Aula	Actividad Presencial en Laboratorio	Otra Actividad Presencial	Actividades Evaluación
Semana 1		<p>Introducción LCSE Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Manejo de las herramientas Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 2		<p>Flujo de diseño Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Práctica 1, ejercicios 1-2 Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 3		<p>Lenguaje VHDL Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Práctica 1, ejercicios 3-4-5 Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 4		<p>Máquinas de estados Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Inferencias VHDL Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Práctica 1, ejercicios 6 Duración: 01:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 5		<p>Interfaz RS232 Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Práctica 1, ejercicio 7 Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 6		<p>Práctica 1, ejercicio 7 Duración: 02:45 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de la memoria de la Práctica I Duración: 00:15 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad presencial</p>

Semana 7		<p>Diseño de microcontrolador Duración: 01:00 LM: Actividad del tipo Lección Magistral</p> <p>Practica II. Diseño de la RAM Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 8		<p>Practica II. Diseño control DMA Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 9		<p>Practica II. Diseño control DMA Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 10		<p>Practica II. Diseño de la ALU Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 11		<p>Practica II. Integración global Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 12		<p>Practica II. Diseño de los periféricos Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 13		<p>Practica II. Diseño de los periféricos Duración: 03:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		
Semana 14		<p>Practica II. Integración global Duración: 02:00 PL: Actividad del tipo Prácticas de Laboratorio</p>		<p>Entrega de la memoria de la Práctica II Duración: 00:15 TG: Técnica del tipo Trabajo en Grupo Evaluación continua Actividad presencial</p> <p>Examen oral sobre la práctica II Duración: 00:45 EP: Técnica del tipo Examen de Prácticas Evaluación continua Actividad presencial</p>
Semana 15				
Semana 16				

Semana 17				<p>Examen final Duración: 00:45 EX: Técnica del tipo Examen Escrito Evaluación sólo prueba final Actividad presencial</p> <p>Examen oral sobre la práctica II Duración: 00:45 EP: Técnica del tipo Examen de Prácticas Evaluación sólo prueba final Actividad presencial</p>
-----------	--	--	--	--

Nota.- El cronograma sigue una planificación teórica de la asignatura que puede sufrir modificaciones durante el curso.

Nota 2.- Para poder calcular correctamente la dedicación de un alumno, la duración de las actividades que se repiten en el tiempo (por ejemplo, subgrupos de prácticas") únicamente se indican la primera vez que se definen.

Actividades de Evaluación

Semana	Descripción	Duración	Tipo evaluación	Técnica evaluativa	Presencial	Peso	Nota mínima	Competencias evaluadas
6	Entrega de la memoria de la Práctica I	00:15	Evaluación continua	TG: Técnica del tipo Trabajo en Grupo	Sí	10%		CE2, CE4
14	Entrega de la memoria de la Práctica II	00:15	Evaluación continua	TG: Técnica del tipo Trabajo en Grupo	Sí	10%		CE1, CE2, CE4, CE5.3
14	Examen oral sobre la práctica II	00:45	Evaluación continua	EP: Técnica del tipo Examen de Prácticas	Sí	80%	5 / 10	CE1, CE2, CE4, CE5.3
17	Examen final	00:45	Evaluación sólo prueba final	EX: Técnica del tipo Examen Escrito	Sí	30%	5 / 10	CE1, CE2
17	Examen oral sobre la práctica II	00:45	Evaluación sólo prueba final	EP: Técnica del tipo Examen de Prácticas	Sí	70%	5 / 10	CE2, CE5.3, CE4

Criterios de Evaluación

En esta asignatura se aplican los conocimientos de electrónica digital al diseño práctico de un sistema digital de complejidad media. En este sentido, el principal objetivo es que el alumno adquiera la capacidad de realizar una implementación real a partir de unas especificaciones funcionales siguiendo la metodología de diseño de circuitos digitales síncronos. El énfasis se hace en la utilización de herramientas CAD para el diseño de circuitos digitales complejos empleando el lenguaje de descripción hardware VHDL. Aprovechando este escenario se tratan asimismo otros aspectos prácticos importantes relacionados con el diseño de sistemas digitales complejos. La validación del desarrollo es una tarea principal, que debe realizarse mediante simulación, como sucede en entornos profesionales.

A lo largo del curso el alumno tiene que realizar varias prácticas aplicando las distintas fases de una metodología clásica de diseño: 1. Estudio de las herramientas CAD de diseño. 2. Especificación en VHDL y técnicas de simulación. 3. Síntesis e implementación sobre FPGA.

El trabajo se realiza a través de 2 prácticas que los alumnos deben describir y sintetizar en VHDL: Práctica I: Consta de ejercicios guiados con el propósito de introducir al lenguaje de descripción hardware VHDL y familiarizar con las herramientas software de desarrollo, más el diseño de un módulo de pequeña complejidad que luego formará parte del sistema de la Práctica II. Práctica II: Diseño sobre especificaciones de un sistema electrónico digital completo de complejidad media.

Al término de la asignatura, se pide a los alumnos que entreguen todo el código generado, así como una breve memoria del trabajo realizado en la Práctica II, incluyendo la siguiente información:

- Decisiones tomadas sobre la arquitectura escogida
- Diferencias con el esquema propuesto y justificación de dificultades encontradas y solución
- Grado de consecución del prototipo final.

La evaluación final se basa en la información de la memoria y el código entregados, junto con los resultados de un examen oral práctico que tiene lugar entre un profesor y cada uno de los grupos del laboratorio, donde los alumnos deben demostrar:

- Su conocimiento sobre el sistema desarrollado - El grado de consecución del mismo
- Su competencia en el empleo de las herramientas y metodologías.

El profesor observa también la habilidad de los alumnos para comunicar de manera efectiva y concisa información técnica, conocimientos, justificaciones, etc., y para responder a las preguntas que les formule

Los alumnos que deseen renunciar a la evaluación continua deben enviar un correo al coordinador de la asignatura antes del 12 de



CAMPUS
DE EXCELENCIA
INTERNACIONAL

UNIVERSIDAD POLITÉCNICA DE MADRID
Escuela Técnica Superior de Ingenieros de Telecomunicación
PROCESO DE COORDINACIÓN DE LAS ENSEÑANZAS

ANX-PR/CL/001-01: GUÍA DE APRENDIZAJE



Código PR/CL/001

octubre de 2016.

Recursos Didácticos

Descripción	Tipo	Observaciones
Sundar Rajan, "Essential VHDL: RTL Synthesis Done Right", 1998	Bibliografía	Didactico y facil de leer (Bibliografía basica recomendada).
John F. Wakerly, "Digital Design: Principles and Practices", Prentice Hall, 4a Ed., 2006	Bibliografía	Muy buen manual sobre diseño digital, con ejemplos en VHDL y ABEL (bibliografía básica recomendada)
Peter J. Ashenden, "The Designer's Guide to VHDL", Morgan Kaufmann, 2nd Ed., 2003.	Bibliografía	Completo, y con muy buenos ejemplos
Volnei A. Pedroni, "Circuit Design with VHDL", The MIT Press, 2004.	Bibliografía	Útil como texto introductorio y como referencia
Stefan Sjöholm and Lennart Lindh, "VHDL for Designers", Prentice Hall, 1997.	Bibliografía	Manual de VHDL básico
Volnei A. Pedroni, "Digital Electronics and Design with VHDL", Morgan Kaufmann, 2008.	Bibliografía	
Página web de la asignatura	Recursos web	Contiene: 1. Enunciados de las prácticas propuestas. 2. Transparencias empleadas en las clases impartidas. 3. Código VHDL necesario para las prácticas