



UNIVERSIDAD  
POLITÉCNICA  
DE MADRID

PROCESO DE  
COORDINACIÓN DE LAS  
ENSEÑANZAS PR/CL/001



E.T.S. de Ingenieros de  
Telecomunicacion

# ANX-PR/CL/001-01

## GUÍA DE APRENDIZAJE

### ASIGNATURA

**93001021 - Sistemas Empotrados**

### PLAN DE ESTUDIOS

09AZ - Master Universitario en Ingeniería de Sistemas Electronicos

### CURSO ACADÉMICO Y SEMESTRE

2020/21 - Primer semestre

## Índice

---

### Guía de Aprendizaje

|  |    |
|--|----|
| 1. Datos descriptivos.....                       | 1  |
| 2. Profesorado.....                              | 1  |
| 3. Conocimientos previos recomendados.....       | 2  |
| 4. Competencias y resultados de aprendizaje..... | 2  |
| 5. Descripción de la asignatura y temario.....   | 3  |
| 6. Cronograma.....                               | 6  |
| 7. Actividades y criterios de evaluación.....    | 8  |
| 8. Recursos didácticos.....                      | 10 |
| 9. Otra información.....                         | 11 |

## 1. Datos descriptivos

### 1.1. Datos de la asignatura

|  |  |
|--|--|
| <b>Nombre de la asignatura</b>             | 93001021 - Sistemas Empotrados                                     |
| <b>No de créditos</b>                      | 4 ECTS   |
| <b>Carácter</b>                            | Obligatoria  |
| <b>Curso</b>                               | Primer curso   |
| <b>Semestre</b>                            | Primer semestre  |
| <b>Período de impartición</b>              | Septiembre-Enero   |
| <b>Idioma de impartición</b>               | Castellano   |
| <b>Titulación</b>                          | 09AZ - Master Universitario en Ingeniería de Sistemas Electronicos |
| <b>Centro responsable de la titulación</b> | 09 - Escuela Tecnica Superior de Ingenieros de Telecomunicacion    |
| <b>Curso académico</b>                     | 2020-21  |

## 2. Profesorado

### 2.1. Profesorado implicado en la docencia

| Nombre                                 | Despacho | Correo electrónico   | Horario de tutorías<br>*  |
|--|----------|----------------------|---|
| Alvaro Araujo Pinto<br>(Coordinador/a) | B-104.1b | alvaro.araujo@upm.es | L - 16:00 - 18:00<br>M - 16:00 - 18:00<br>X - 16:00 - 18:00<br>Hora preferente: L<br>16:00 a 17:00.<br><br>Para cualquier otra<br>hora, concertar cita<br>por e-mail. |

\* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

## 3. Conocimientos previos recomendados

---

### 3.1. Asignaturas previas que se recomienda haber cursado

El plan de estudios Master Universitario en Ingeniería de Sistemas Electronicos no tiene definidas asignaturas previas recomendadas para esta asignatura.

### 3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Lenguaje de programación C: 11 primeros temas del tutorial [<https://ocw.mit.edu/courses/electrical-engineering-and-computer-science/6-087-practical-programming-in-c-january-iap-2010/>]
- Electrónica digital básica
- Programación en entorno Linux

## 4. Competencias y resultados de aprendizaje

---

### 4.1. Competencias

CE01 - Capacidad para evaluar las ventajas e inconvenientes de las alternativas tecnológicas en el diseño o fabricación de sistemas electrónicos analógicos, digitales, centrales o distribuidos.

CE04 - Capacidad para diseñar un dispositivo, sistema, aplicación o servicio que cumpla unas especificaciones dadas, empleando un enfoque sistémico y multidisciplinar e integrando los módulos y herramientas avanzadas disponibles en el campo de la Ingeniería Electrónica.

CE06 - Capacidad para diseñar un sistema electrónico digital de complejidad media-alta empleando una plataforma basada en dispositivos programables, empleando un lenguaje de programación o aplicando metodologías, estrategias y herramientas CAD para la integración o el codiseño de componentes hardware y software.

## 4.2. Resultados del aprendizaje

RA13 - Capacidad de aplicar avances a la investigación e innovación en sistemas electrónicos

RA17 - Conocimiento de la normativa aplicable al diseño y uso de sistemas electrónicos

RA20 - Conocimientos avanzados de los aspectos relacionados con restricciones en los sistemas electrónicos

RA19 - Comprender las implicaciones del diseño conjunto con elementos hardware y software

RA38 - Capacidad de analizar sistemas basados en procesadores

RA39 - Capacidad de analizar y diseñar sistemas empotrados distribuidos

RA2 - Capacidad para diseñar, implementar y probar sistemas electrónicos avanzados, analógicos o digitales, de acuerdo con unas especificaciones imperfectas de carácter multidisciplinar.

RA14 - Conocimientos cualitativos y cuantitativos del diseño de sistemas electrónicos

## 5. Descripción de la asignatura y temario

---

### 5.1. Descripción de la asignatura

Este curso contempla dos aspectos de manera simultánea: computación y restricciones. Está claro que los sistemas de computación tienen un impacto muy importante en nuestras vidas, y está claro que todo ingeniero o científico debe tener unos conocimientos básicos sobre su funcionamiento interno. Pero, ¿por qué deberíamos preocuparnos de las restricciones?

Los sistemas empotrados, como cualquier sistema de computación, tienen que realizar una funcionalidad. Pero también tienen que cumplir unas restricciones a menudo muy estrictas:

- Restricciones de tiempo: El ABS de un coche tiene que activar los frenos en un tiempo muy corto para evitar accidentes.
- Una reducción en los requisitos de memoria y tamaño implica dispositivos más ligeros, más portables y más baratos.
- Los teléfonos móviles, los dispositivos multimedia portátiles y las redes de sensores inalámbricas suelen tener restricciones muy fuertes de consumo de energía.
- Por último, con tan escasos recursos, la seguridad se convierte en un reto muy difícil.

Además, un sistema empotrado tiene que funcionar en el peor escenario posible, debe ser diseñado para cumplir las restricciones incluso en el caso peor.

En este curso los alumnos aprenderán a programar sistemas empotrados basados en microprocesador y diseñar extensiones hardware para funcionar en el caso peor, considerando todas las restricciones durante el diseño y la implementación. Empezaremos por los conceptos más básicos para pronto avanzar a las técnicas más avanzadas.

Esta asignatura aporta el contenido teórico necesario para la asignatura **Laboratorio de Sistemas Electrónicos**, que se imparte en el segundo semestre. El entorno de desarrollo, la plataforma y las herramientas que se presentan en esta asignatura se utilizarán también en el laboratorio. Y las prácticas de este laboratorio están diseñadas para complementar el enfoque dado en esta asignatura.

El curso está organizado en torno a varias prácticas, con nivel creciente de dificultad que se realizan tanto en casa como en el laboratorio..

Al final del curso, el alumno:

- Utilizará de forma eficiente las herramientas de desarrollo más ampliamente utilizadas (las herramientas de desarrollo del proyecto GNU): compilador GCC, GNU make, binutils, profilers y depuradores, así como un entorno integrado
- Utilizará de forma eficiente sistemas operativos de tiempo real, y será capaz de describir su funcionamiento interno.
- Será capaz de escribir programas en C bien estructurados, formalmente correctos y eficientes, teniendo en cuenta restricciones de tiempo real estricto, restricciones de memoria, restricciones de consumo y restricciones de seguridad física.
- Será capaz de diseñar e implementar sistemas empujados completos basados en microcontroladores, conectando otros componentes hardware.

## 5.2. Temario de la asignatura

### 1. Introducción a los sistemas empujados

- 1.1. Aplicaciones
- 1.2. Ejemplo motivante
- 1.3. Proceso de diseño

### 2. Modelado de comportamientos dinámicos

- 2.1. Sistemas continuos
- 2.2. Sistemas discretos
- 2.3. Máquinas de estados finitos
- 2.4. Modelos de computación concurrentes

### 3. Diseño de sistemas empujados

- 3.1. Microcontroladores para sistemas empujados
- 3.2. Arquitectura de memoria
- 3.3. Entrada/Salida
- 3.4. Multitarea
- 3.5. Planificación

### 4. Análisis y verificación

- 4.1. Invariantes y lógica temporal
- 4.2. Equivalencia y refinamiento

### 4.3. Model checking

## 6. Cronograma

### 6.1. Cronograma de la asignatura \*

| Sem | Actividad presencial en aula   | Actividad presencial en laboratorio | Tele-enseñanza   | Actividades de evaluación  |
|-----|--|-------------------------------------|--|--|
| 1   | <b>1.1. Introducción y conceptos básicos. Sistemas empotrados. Sistemas ciberfísicos. Restricciones. Desarrollo cruzado. 1.3. Proceso de diseño</b><br>Duración: 02:00<br>LM: Actividad del tipo Lección Magistral |                                     | <b>1.2. Ejemplo motivador.</b><br>Duración: 01:00<br>AC: Actividad del tipo Acciones Cooperativas                                    |  |
| 2   | <b>2.1 Modelado de sistemas dinámicos continuos</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral   |                                     |  |  |
| 3   | <b>2.2. Modelado de sistemas dinámicos discretos. 2.3. Máquinas de estados finitos</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral  |                                     |  |  |
| 4   | <b>2.3. Máquinas de estados finitos</b><br>Duración: 01:00<br>LM: Actividad del tipo Lección Magistral   |                                     |  | <b>Práctica 1: Diseño de Máquinas de estados finitos</b><br>ET: Técnica del tipo Prueba Telemática<br>Evaluación continua<br>No presencial<br>Duración: 00:00                |
| 5   | <b>3.1. Diseño de sistemas empotrados. Procesadores para sistemas empotrados</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral  |                                     |  |  |
| 6   | <b>3.1. Diseño para sistemas empotrados. Procesadores para sistemas empotrados</b><br>Duración: 01:00<br>LM: Actividad del tipo Lección Magistral  |                                     | <b>Panel sobre diseño de procesadores para sistema empotrados</b><br>Duración: 02:00<br>AC: Actividad del tipo Acciones Cooperativas | <b>Práctica 2: Introducción al entorno de desarrollo y placa de diseño</b><br>ET: Técnica del tipo Prueba Telemática<br>Evaluación continua<br>Presencial<br>Duración: 04:00 |
| 7   | <b>3.2. Diseño de sistemas empotrados. Arquitectura de memoria</b><br>Duración: 01:00<br>LM: Actividad del tipo Lección Magistral  |                                     |  |  |
| 8   | <b>3.3. Diseño de sistemas empotrados. Entrada/salida</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral   |                                     |  | <b>Práctica 3: Programación de máquina desnuda</b><br>ET: Técnica del tipo Prueba Telemática<br>Evaluación continua y sólo prueba final<br>Presencial<br>Duración: 04:00     |
| 9   | <b>3.4. Diseño de sistemas empotrados. Multitarea.</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral  |                                     |  |  |



|    |  |  |  |  |
|----|--|--|--|--|
| 10 | <b>3.5. Diseño de sistemas empujados.</b><br><b>Planificación</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral   |  |  | <b>Práctica 4: Programación con sistema operativo</b><br>ET: Técnica del tipo Prueba Telemática<br>Evaluación continua<br>Presencial<br>Duración: 03:00  |
| 11 | <b>3.2. Modelos concurrentes síncronos.</b><br><b>Máquinas de estados finitos.</b><br><b>Equivalencia y refinamiento.</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral |  |  |  |
| 12 | <b>4.1. Análisis y verificación. Invariantes y lógica temporal</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral  |  |  |  |
| 13 | <b>4.2. Fiabilidad y técnicas de análisis formal. Reachability Analysis &amp; Model Checking</b><br>Duración: 03:00<br>LM: Actividad del tipo Lección Magistral                          |  |  |  |
| 14 |  |  |  |  |
| 15 |  |  |  | <b>Examen para evaluación continua</b><br>EX: Técnica del tipo Examen Escrito<br>Evaluación continua<br>Presencial<br>Duración: 02:00<br><br><b>Examen final</b><br>EX: Técnica del tipo Examen Escrito<br>Evaluación sólo prueba final<br>Presencial<br>Duración: 02:00 |
| 16 |  |  |  |  |
| 17 |  |  |  |  |

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

\* El cronograma sigue una planificación teórica de la asignatura y puede sufrir modificaciones durante el curso derivadas de la situación creada por la COVID-19.

## 7. Actividades y criterios de evaluación

### 7.1. Actividades de evaluación de la asignatura

#### 7.1.1. Evaluación continua

| Sem. | Descripción   | Modalidad                              | Tipo          | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|------|---|--|---------------|----------|-----------------|-------------|------------------------|
| 4    | Práctica 1: Diseño de Máquinas de estados finitos                   | ET: Técnica del tipo Prueba Telemática | No Presencial | 00:00    | 15%             | 5 / 10      |                        |
| 6    | Práctica 2: Introducción al entorno de desarrollo y placa de diseño | ET: Técnica del tipo Prueba Telemática | Presencial    | 04:00    | 5%              | 5 / 10      |                        |
| 8    | Práctica 3: Programación de máquina desnuda                         | ET: Técnica del tipo Prueba Telemática | Presencial    | 04:00    | 15%             | 5 / 10      | CE06<br>CE04           |
| 10   | Práctica 4: Programación con sistema operativo                      | ET: Técnica del tipo Prueba Telemática | Presencial    | 03:00    | 15%             | 5 / 10      |                        |
| 15   | Examen para evaluación continua                                     | EX: Técnica del tipo Examen Escrito    | Presencial    | 02:00    | 50%             | 4 / 10      | CE06<br>CE01<br>CE04   |

#### 7.1.2. Evaluación sólo prueba final

| Sem | Descripción                                 | Modalidad                              | Tipo       | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|-----|---|--|------------|----------|-----------------|-------------|------------------------|
| 8   | Práctica 3: Programación de máquina desnuda | ET: Técnica del tipo Prueba Telemática | Presencial | 04:00    | 15%             | 5 / 10      | CE06<br>CE04           |
| 15  | Examen final                                | EX: Técnica del tipo Examen Escrito    | Presencial | 02:00    | 85%             | 5 / 10      | CE01                   |

#### 7.1.3. Evaluación convocatoria extraordinaria

| Descripción                                    | Modalidad                              | Tipo       | Duración | Peso en la nota | Nota mínima | Competencias evaluadas |
|--|--|------------|----------|-----------------|-------------|------------------------|
| Práctica 3: Programación de máquina desnuda    | ET: Técnica del tipo Prueba Telemática | Presencial | 00:00    | 15%             | 4 / 10      | CE06                   |
| Práctica 4: Programación con sistema operativo | ET: Técnica del tipo Prueba Telemática | Presencial | 00:00    | 15%             | 4 / 10      | CE06                   |
| Examen final                                   | EX: Técnica del tipo Examen Escrito    | Presencial | 00:00    | 70%             | 5 / 10      | CE01<br>CE04           |

## 7.2. Criterios de evaluación

Los alumnos serán evaluados, por defecto, mediante evaluación continua. No obstante, los alumnos que lo deseen podrán ser evaluados mediante una única prueba final siempre y cuando así lo expresen por escrito al coordinador durante los dos primeros meses del curso. La presentación de este escrito supondrá la renuncia automática a la evaluación continua.

CONVOCATORIA ORDINARIA: MODALIDAD EVALUACIÓN CONTINUA: La asignatura se aprobará cuando se obtenga una calificación mayor o igual a 5 puntos sobre un total de 10. Dicha calificación es la suma de las calificaciones correspondientes a las diferentes actividades de evaluación (5 entregas prácticas y examen final teórico-práctico por escrito). Además, para poder aprobar en la modalidad de evaluación continua, es necesario obtener una nota mínima de 5 puntos (sobre 10) en todas las pruebas de evaluación, incluido el examen escrito que se realizará en la convocatoria oficial.

CONVOCATORIA ORDINARIA: EVALUACIÓN MEDIANTE UNA ÚNICA PRUEBA FINAL: el 85% de la calificación de los alumnos que presenten el escrito arriba referido se otorgará en función de una única prueba final a celebrar en la convocatoria oficial. Además, es necesario presentar el día del examen la práctica 3, sobre la que se realizará algunas preguntas de control en el examen. Estas práctica suponen un 15% de la nota final. La contestación incorrecta de las preguntas de control en el examen supone la anulación de la práctica.

CONVOCATORIA EXTRAORDINARIA: el 70% de la calificación de los alumnos que presenten el escrito arriba referido se otorgará en función de una única prueba final a celebrar en la convocatoria oficial. Además, es necesario presentar el día del examen las prácticas 3 y 4, sobre las que se realizarán algunas preguntas de control en el examen. Estas práctica suponen un 30% (15% cada una de ellas) de la nota final. La contestación incorrecta de las preguntas de control en el examen supone la anulación de la práctica.

## 8. Recursos didácticos

### 8.1. Recursos didácticos de la asignatura

| Nombre   | Tipo         | Observaciones   |
|--|--------------|---|
| Moodle de la asignatura  | Recursos web |   |
| Edward A. Lee and Sanjit A. Seshia, Introduction to Embedded Systems, A Cyber-Physical Systems Approach, <a href="http://LeeSeshia.org">http://LeeSeshia.org</a> , ISBN 978-0-557-70857-4, 2011. | Bibliografía |   |
| Christopher Hallinan, Embedded Linux Primer: A Practical, Real-World Approach, Second Edition, Prentice Hall, ISBN-13: 978-0-13-701783-6, 2010   | Bibliografía |   |
| Marilyn Wolf, Computers as Components: Principles of Embedded Computing System Design, 3rd edition, Morgan Kaufmann, ISBN 978-0-12-388436-7, 2012.   | Bibliografía | Complementario, nivel básico.                             |
| Jane W. S. Liu, Real-Time Systems, Prentice Hall, ISBN 0-13-099651-3, 2000   | Bibliografía | Complementario, planificación de sistemas de tiempo real. |
| Karim Yaghmour, Jon Masters, Gilad Ben-Yossef, and Philippe Gerum, Building Embedded Linux Systems, 2nd edition, O'Reilly, ISBN 978-0-596-52968-0, 2008.   | Bibliografía | Complementario  |

## 9. Otra información

---

### 9.1. Otra información sobre la asignatura

#### PREPARACIÓN COVID-19

La asignatura está preparada para pasar a una docencia on-line en 72 horas, alternando clases en directo por videoconferencia con videos grabados para las partes teóricas y tutorías on-line para las partes prácticas. El acceso de los estudiantes de las herramientas necesarias se puede realizar de forma remota desde sus domicilios.

#### OBJETIVOS DE DESARROLLO SOSTENIBLE

Esta asignatura está alineada con las estrategia de implantación de la Universidad Politécnica de Madrid de los ODS en la Agenda 2030.

Los objetivos ODS que se trabajan en la asignatura son:

- 3.6 Para 2020, reducir a la mitad el número de muertes y lesiones causadas por accidentes de tráfico en el mundo. Trabajando en sistemas autónomos de mejora a la conducción asistida.
- 4.4 Aumentar el número de personas con las competencias profesionales y técnicas necesarias para acceder al empleo, al trabajo decente y al emprendimiento. Fortaleciendo la formación técnica y profesional del alumnado.

- 4.7 Asegurar que todos los estudiantes adquieran los conocimientos teóricos y prácticos necesarios para promover el desarrollo sostenible. Incluyendo el desarrollo sostenible como un criterio en las decisiones de diseño de los sistemas.
- 9.5 Aumentar la investigación científica y mejorar la capacidad tecnológica industrial. Potenciando aspectos de investigación y temas de prospectiva tecnológica.
- 11.6 Reducir el impacto ambiental negativo de las ciudades. Trabajando en diseño de SmartCities y sistemas IoT con baja huella de carbono.
- 17.7 Promover el desarrollo de tecnologías ecológicamente racionales y su transferencia, divulgación y difusión a los países en desarrollo en condiciones favorables. Buscando retos que se adecúen a este objetivo.